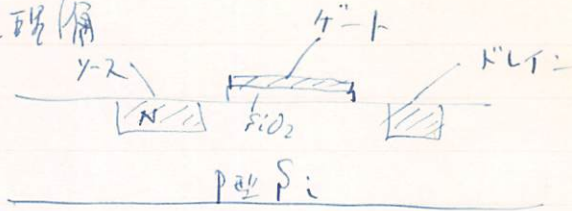


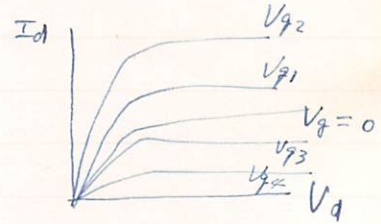
MOS 電界効果素子

Paul Richman

1. 電界効果の基礎理論



2. 電界効果の基礎理論

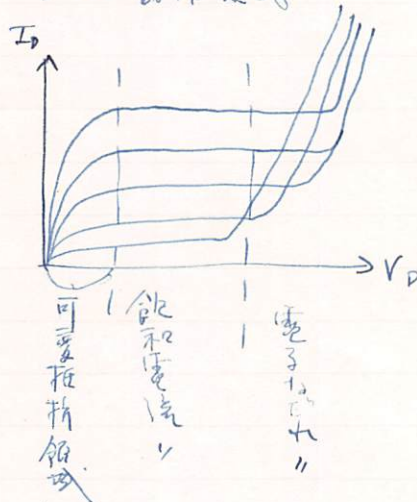


Nチャネル 増幅型 $I_D \propto V_{GS}^2$

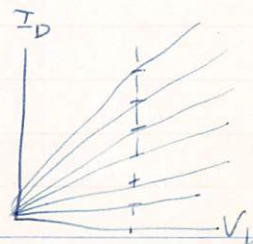
ゲート電圧が V_{th} 以上で I_D と V_{DS} の関係が $I_D \propto V_{GS}^2$ となる
飽和電圧

3. MOSFETの動作理論

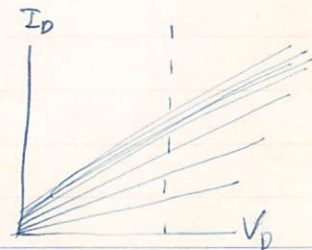
4. MOSFETの3つの動作領域

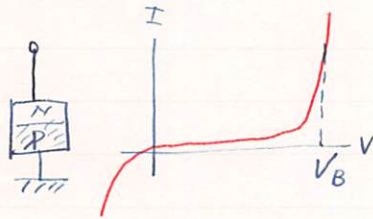
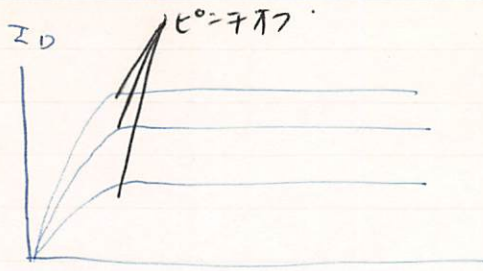


理想



現実





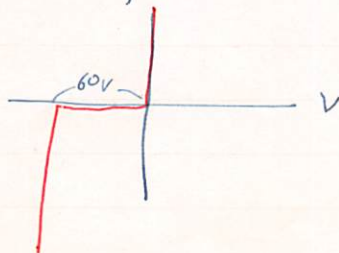
- 降服電圧
- PN接合管と互いの高抵抗部分のI-V特性
 - 接合部のI-V特性
- 鋭い曲がりがある部分は平坦な場合より V_B が小さい。
(接合)
- ゲートに負電圧に対し、負の電圧 $\rightarrow V_B$ 降下 (Nchannel)

5. MOS製造技術の現状

SiO_2 の厚み 1000 Å
 SiO_2 の break $E = 10^7 \text{ V/m}$
 従って $V_B = 100 \text{ V}$

1/2 + ゲート

P. 91



◦ Pchannel MOS NAND gate

入力すべて $-V_0$ になると 出力 $-V_0$

入力すべて 0 になると 出力 0

◦ Pchannel MOS OR gate

入力すべて $-V_0$ になると 出力 $-V_0$

入力 0 になると 出力 0

◦ 相補型 MOS 1-1-1

100%

◦ " 反相器回路

◦ " MOS flip flop

◦ " MOS NAND gate

入力すべて $+V_0$ になると 出力 $+V_0$

◦ " MOS XOR gate

入力すべて 0 になると 出力 0